



5-Stover #5
11-9-01
Docket No.: 0756-2293

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re PATENT application of)
TATSUYA ARAO et al)
Serial No. 09/826,416) Group Art Unit: Unassigned
Filed: 04/05/2001)
For: SEMICONDUCTOR DEVICE)
AND MANUFACTURING)
METHOD THEREOF)

TRANSMITTAL OF PRIORITY DOCUMENT AND CLAIM OF FOREIGN
FILING DATE PURSUANT TO 35 U.S.C. § 119

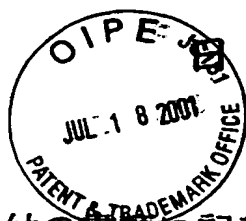
Honorable Commissioner for Patents
Washington, D.C. 20231
Sir:

At the time of filing the above-references application, benefit of foreign priority under 35 U.S.C. § 119 was claimed. Submitted herewith is a certified copy of priority document number 2000-140592 to perfect the claim of priority. Acknowledgment is respectfully requested.

Respectfully submitted,

Eric J. Robinson
Reg. No. 38,285

Nixon Peabody LLP
8180 Greensboro Drive, Suite 800
McLean, Virginia 22102
(703) 790-9110



本 国 特 許 庁
PATENT OFFICE
JAPANESE GOVERNMENT

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出 願 年 月 日
Date of Application:

2000年 5月12日

出 願 番 号
Application Number:

特願2000-140592

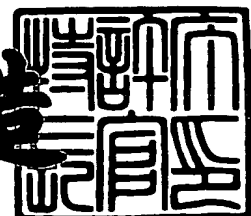
出 願 人
Applicant(s):

株式会社半導体エネルギー研究所

2001年 4月 6日

特 許 庁 長 官
Commissioner,
Patent Office

及 川 耕 造



出証番号 出証特2001-3026068

【書類名】 特許願

【整理番号】 P004919

【提出日】 平成12年 5月12日

【あて先】 特許庁長官 近藤 隆彦 殿

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 荒尾 達也

【発明者】

【住所又は居所】 神奈川県厚木市長谷 3 9 8 番地 株式会社半導体エネルギー研究所内

【氏名】 須沢 英臣

【特許出願人】

【識別番号】 000153878

【氏名又は名称】 株式会社半導体エネルギー研究所

【代表者】 山崎 舜平

【手数料の表示】

【予納台帳番号】 002543

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 半導体装置及びその作製方法

【特許請求の範囲】

【請求項 1】

同一の絶縁表面上に第 1 の導電膜で形成される第 1 の配線と第 2 の配線と、前記第 1 の配線と第 2 の配線に対応して該配線上に形成された一導電型の第 1 の半導体膜と、前記一導電型の第 1 の半導体膜の上層に形成され前記第 1 の配線と第 2 の配線とに跨って形成された第 2 の半導体膜と、前記第 2 の半導体膜上に形成された絶縁膜と、前記絶縁膜上に形成された第 3 の導電膜とを有することを特徴とする半導体装置。

【請求項 2】

同一の絶縁表面上に第 1 の導電膜で形成される第 1 の配線と第 2 の配線と、前記第 1 の配線と第 2 の配線に対応して該配線上に形成された第 2 の導電膜と、前記第 2 の導電膜上に形成された一導電型の第 1 の半導体膜と、前記一導電型の第 1 の半導体膜の上層に形成され前記第 1 の配線と第 2 の配線とに跨って形成された第 2 の半導体膜と、前記第 2 の半導体膜上に形成された絶縁膜と、前記絶縁膜上に形成された第 3 の導電膜とを有し、前記第 2 の半導体膜の端部は前記第 2 の導電膜の端部の内側に設けられていることを特徴とする半導体装置。

【請求項 3】

同一の絶縁表面上に形成されたデータ線と画素電極と、前記データ線及び画素電極に対応して形成された一導電型の第 1 の半導体膜と、前記一導電型の第 1 の半導体膜の上層に形成され、前記データ線と前記画素電極とに跨って形成された第 2 の半導体膜と、前記第 2 の半導体膜上に形成されたゲート絶縁膜と、前記ゲート絶縁膜上に形成されたゲート電極とを有することを特徴とする半導体装置。

【請求項 4】

同一の絶縁表面上に形成されたデータ線と画素電極と、前記データ線及び画素電極に対応して形成されたバリアメタルと、前記バリアメタル上に形成された一導電型の第 1 の半導体膜と、前記一導電型の第 1 の半導体膜の上層に形成され、前記データ線と前記画素電極とに跨って形成された第 2 の半導体膜と、前記第 2 の

半導体膜上に形成されたゲート絶縁膜と、前記ゲート絶縁膜上に形成されたゲート電極とを有し、前記第 2 の半導体膜の端部は前記バリアメタルの端部の内側に設けられていることを特徴とする半導体装置。

【請求項 5】

請求項 1 または請求項 2 において、前記第 1 の配線と第 2 の配線はアルミニウムを主成分とする材料で形成されていることを特徴とする半導体装置。

【請求項 6】

請求項 3 または請求項 4 において、前記データ線と画素電極とはアルミニウムを主成分とする材料で形成されていることを特徴とする半導体装置。

【請求項 7】

請求項 1 または請求項 2 において、前記第 1 の配線と第 2 の配線は酸化物導電膜で形成されていることを特徴とする半導体装置。

【請求項 8】

請求項 3 または請求項 4 において、前記データ線と画素電極とは酸化物導電膜で形成されていることを特徴とする半導体装置。

【請求項 9】

請求項 1 または請求項 2 において、前記第 3 の導電膜は T a、T i、W から選ばれた元素、または前記元素を成分とする合金で形成されていることを特徴とする半導体装置。

【請求項 1 0】

請求項 3 または請求項 4 において、前記ゲート電極は T a、T i、W から選ばれた元素、または前記元素を成分とする合金で形成されていることを特徴とする半導体装置。

【請求項 1 1】

請求項 1 乃至 1 0 のいずれか一項において、前記半導体装置は携帯電話、ビデオカメラ、携帯型情報端末、液晶テレビ受信機、携帯書籍、パーソナルコンピュータ、DVD プレーヤー、デジタルスチルカメラから選ばれた一つであることを特徴とする半導体装置。

【請求項 1 2】

第 1 のフォトマスクを用い第 1 の光露光プロセスにより第 1 のマスクを形成する工程と、前記第 1 のマスクを用い第 1 のエッチング処理により一導電型の第 1 の半導体膜と第 2 の導電膜と第 1 の導電膜とをエッチングする工程と、
第 2 のフォトマスクを用い第 2 の光露光プロセスにより第 2 のマスクを形成する工程と、
前記第 2 のマスクを用い第 2 のエッチング処理により第 3 の導電膜をエッチングする工程と、
前記第 2 のエッチング処理の後に、第 3 のエッチング処理により絶縁膜と第 2 の半導体膜と前記第 1 の半導体膜と前記第 2 の導電膜とをエッチングする工程とを有することを特徴とする半導体装置の作製方法。

【請求項 1 3】

同一の絶縁表面上に第 1 の導電膜を形成する第 1 の工程と、
前記第 1 の導電膜上に第 2 の導電膜を形成する第 2 の工程と、
前記第 2 の導電膜上に一導電型の第 1 の半導体膜を形成する第 3 の工程と、
第 1 のフォトマスクを用い第 1 の光露光プロセスにより第 1 のマスクを形成する第 4 の工程と、
前記第 1 のマスクを用い第 1 のエッチング処理により前記一導電型の第 1 の半導体膜と第 2 の導電膜と第 1 の導電膜とをエッチングする第 5 の工程と、
前記第 5 の工程の後に、第 2 の半導体膜を形成する第 6 の工程と、
前記第 2 の半導体膜上に絶縁膜を形成する第 7 の工程と、
前記絶縁膜上に第 3 の導電膜を形成する第 8 の工程と、
第 2 のフォトマスクを用い第 2 の光露光プロセスにより第 2 のマスクを形成する第 9 の工程と、
前記第 2 のマスクを用い第 2 のエッチング処理により前記第 3 の導電膜をエッチングする第 1 0 の工程と、
前記第 1 0 の工程の後に、第 3 のエッチング処理により前記絶縁膜と第 2 の半導体膜と第 1 の半導体膜と第 2 の導電膜とをエッチングする第 1 1 の工程とを有することを特徴とする半導体装置の作製方法。

【請求項 1 4】

請求項 1 2 または請求項 1 3 において、前記第 1 の導電膜はアルミニウムを主成分とする材料で形成すること特徴とする半導体装置の作製方法。

【請求項 1 5】

請求項 1 2 または請求項 1 3 において、前記第 1 の導電膜は酸化物導電膜材料で形成すること特徴とする半導体装置の作製方法。

【請求項 1 6】

請求項 1 2 または請求項 1 3 において、前記第 3 の導電膜は T a、T i、W から選ばれた元素、または前記元素を成分とする合金で形成されていることを特徴とする半導体装置の作製方法。

【請求項 1 7】

請求項 1 2 乃至 1 6 のいずれか一項において、前記半導体装置は携帯電話、ビデオカメラ、携帯型情報端末、液晶テレビ受信機、携帯書籍、パーソナルコンピュータ、DVD プレーヤー、デジタルスチルカメラから選ばれた一つであることを特徴とする半導体装置の作製方法。

【発明の詳細な説明】

【0 0 0 1】

【発明の属する技術分野】

本発明は半導体膜を利用した薄膜トランジスタ（以下、T F T と記す）を用いて作製される半導体装置およびその作製方法に関する。特に本発明は、液晶表示装置に代表される電気光学装置及びそのような電気光学装置を搭載した電子装置に好適に利用できる技術を提供する。尚、本明細書において半導体装置とは、半導体特性を利用することで機能する装置全般を指し、上記電気光学装置およびその電気光学装置を搭載した電子装置も範疇に含む。

【0 0 0 2】

【従来の技術】

ノート型のパーソナルコンピュータ（ノートパソコン）や携帯型情報端末において、画像や文字情報を表示するために液晶表示装置が利用されている。パッシブ型の液晶表示装置に比べアクティブマトリクス型の液晶表示装置は高精細な画像が得られることから、前記用途においては後者が好適に用いられるようになっ

ている。アクティブマトリクス型の液晶表示装置は、画素部において能動素子であるTFTを個々の画素に対応してマトリクス状に配置している。TFTには通常nチャンネル型TFTが用いられ、スイッチング素子として液晶に印加する電圧を画素毎に制御して所望の画像表示を行っている。

【0003】

非晶質シリコンに代表される非晶質半導体でTFTを作製する技術は、300℃以下の低温で大面積の基板上に形成可能であることから量産に適した材料と考えられている。しかし、非晶質シリコンで活性層を形成したTFTは、電界効果移動度が小さく $1\text{ cm}^2/\text{Vsec}$ 以上の値を得ることはできない。そのために、画素部に設けるスイッチング素子に特化して利用されている。

【0004】

このようなアクティブマトリクス型の液晶表示装置は、携帯型情報端末、ノートパソコンのみならず液晶テレビ受信機にまでその用途は広がり、画面サイズの大面積化と同時に画像品位の向上のために高精細化や高開口率化の要求がますます高まってきている。

【0005】

【発明が解決しようとする課題】

アクティブマトリクス型の液晶表示装置は、ゲート線、データ線、画素電極などを精度良く重ね合わせて配置するために、光露光プロセスにより複数のフォトマスクを使用して作製している。しかし、生産性を向上させ、かつ、歩留まりを向上させるためにはフォトマスクの数を可能な限り削減して、工程数を減らすことが有効な手段として考えられる。

【0006】

フォトマスクはフォトリソグラフィーの技術において、エッチング工程のマスクとするフォトレジストパターンを基板上に形成するために用いる。このフォトマスクを1枚使用することによって、レジスト塗布、プレバーク、露光、現像、ポストバークなどの工程と、その前後の工程において被膜の成膜およびエッチングなどの工程、さらにレジスト剥離、洗浄工程、乾燥工程などが付加され煩雑なものとなる。

【 0 0 0 7 】

本発明はこのような背景を鑑みてなされたものであり、アクティブマトリクス型の液晶表示装置に代表される電気光学装置において、T F Tの工程数を削減して製造コストの低減および歩留まりの向上を実現することを課題としている。

【 0 0 0 8 】

【課題を解決するための手段】

上記課題を解決するために、本発明は、2枚のフォトマスクでT F Tを作製する。具体的には、データ線及び画素電極を形成するための第1のフォトマスクと、ゲート電極の形状する第2のフォトマスクの2枚から形成することができる。第2のフォトマスクにより形成されるレジストパターンは、ゲート電極以外にn型の第1の半導体膜、チャネルを形するための第2の半導体膜、バリアメタルのエッチング処理にも適用される。

【 0 0 0 9 】

このような本発明の半導体装置は、同一の絶縁表面上に第1の導電膜で形成される第1の配線と第2の配線と、前記第1の配線と第2の配線に対応して該配線上に形成された一導電型の第1の半導体膜と、前記一導電型の第1の半導体膜の上層に形成され前記第1の配線と第2の配線とに跨って形成された第2の半導体膜と、前記第2の半導体膜上に形成された絶縁膜と、前記絶縁膜上に形成された第3の導電膜とを有することを特徴としている。

【 0 0 1 0 】

また、他の発明の構成は、同一の絶縁表面上に第1の導電膜で形成される第1の配線と第2の配線と、前記第1の配線と第2の配線に対応して該配線上に形成された第2の導電膜と、前記第2の導電膜上に形成された一導電型の第1の半導体膜と、前記一導電型の第1の半導体膜の上層に形成され前記第1の配線と第2の配線とに跨って形成された第2の半導体膜と、前記第2の半導体膜上に形成された絶縁膜と、前記絶縁膜上に形成された第3の導電膜とを有し、前記第2の半導体膜の端部は前記第2の導電膜の端部の内側に設けられていることを特徴としている。

【 0 0 1 1 】

また、他の発明の構成は、同一の絶縁表面上に形成されたデータ線と画素電極と、前記データ線及び画素電極に対応して形成された一導電型の第1の半導体膜と、前記一導電型の第1の半導体膜の上層に形成され、前記データ線と前記画素電極とに跨って形成された第2の半導体膜と、前記第2の半導体膜上に形成されたゲート絶縁膜と、前記ゲート絶縁膜上に形成されたゲート電極とを有することを特徴としている。

【 0 0 1 2 】

また、他の発明の構成は、同一の絶縁表面上に形成されたデータ線と画素電極と、前記データ線及び画素電極に対応して形成されたバリアメタルと、前記バリアメタル上に形成された一導電型の第1の半導体膜と、前記一導電型の第1の半導体膜の上層に形成され、前記データ線と前記画素電極とに跨って形成された第2の半導体膜と、前記第2の半導体膜上に形成されたゲート絶縁膜と、前記ゲート絶縁膜上に形成されたゲート電極とを有し、前記第2の半導体膜の端部は前記バリアメタルの端部の内側に設けられていることを特徴としている。

【 0 0 1 3 】

2枚のフォトマスクで作製する本発明の半導体装置の作製方法は、第1のフォトマスクを用い第1の光露光プロセスにより第1のマスクを形成する工程と、前記第1のマスクを用い第1のエッチング処理により一導電型の第1の半導体膜と第2の導電膜と第1の導電膜とをエッチングする工程と、第2のフォトマスクを用い第2の光露光プロセスにより第2のマスクを形成する工程と、前記第2のマスクを用い第2のエッチング処理により第3の導電膜をエッチングする工程と、前記第2のエッチング処理の後に第3のエッチング処理により絶縁膜と第2の半導体膜と前記第1の半導体膜と前記第2の導電膜とをエッチングする工程とを有することを特徴としている。

【 0 0 1 4 】

また、他の発明の構成は、同一の絶縁表面上に第1の導電膜を形成する第1の工程と、前記第1の導電膜上に第2の導電膜を形成する第2の工程と、前記第2の導電膜上に一導電型の第1の半導体膜を形成する第3の工程と、第1のフォトマスクを用い第1の光露光プロセスにより第1のマスクを形成する第4の工程と

、前記第 1 のマスクを用い第 1 のエッチング処理により前記一導電型の第 1 の半導体膜と第 2 の導電膜と第 1 の導電膜とをエッチングする第 5 の工程と、前記第 5 の工程の後に第 2 の半導体膜を形成する第 6 の工程と、前記第 2 の半導体膜上に絶縁膜を形成する第 7 の工程と、前記絶縁膜上に第 3 の導電膜を形成する第 8 の工程と、第 2 のフォトリソマスクを用い第 2 の光露光プロセスにより第 2 のマスクを形成する第 9 の工程と、前記第 2 のマスクを用い第 2 のエッチング処理により前記第 3 の導電膜をエッチングする第 1 0 の工程と、前記第 1 0 の工程の後に、第 3 のエッチング処理により前記絶縁膜と第 2 の半導体膜と第 1 の半導体膜と第 2 の導電膜とをエッチングする第 1 1 の工程とを有することを特徴としている。

【0015】

【発明の実施の形態】

図 1 は 2 枚のフォトリソマスクで作製される TFT の断面図であり、液晶表示装置の n チャネル型 TFT として用いるための構造を示している。TFT は絶縁表面を有する基板 101 上に形成されている。データ線 107、画素電極 110 はアルミニウム (Al) を主成分とする導電性材料で同一面上に形成されている。121 はチタン (Ti)、タンタル (Ta)、窒化チタン (TiN)、窒化タンタル (Ta₂N₅) など形成されるバリアメタルであり、データ線 107、画素電極 110 を形成する Al を主成分とする導電性材料と半導体膜とが反応して合金化するのを防いでいる。

【0016】

50～100nm の厚さの n 型の第 1 の半導体膜 122、123 はソースまたはドレイン領域を形成し、チャンネルを形成用の第 2 の半導体膜 124 はこの両者に跨って形成されている。半導体膜 124 は 50～250nm の厚さで形成されている。この n 型の第 1 の半導体膜 122、123 及び第 2 の半導体膜 124 は非晶質珪素または微結晶珪素により形成されている。酸化珪素または窒化珪素から成る絶縁膜 125 は 100～200nm の厚さで半導体膜 124 上に形成され、ゲート絶縁膜として用いる。さらに、ゲート電極 126 がその上に設けられている。ゲート電極は好適にはタングステン (W) を用いて形成する。画素 TFT 201 はこれらが一体となって形成されるものである。図 1 で示される TFT の構造は

順スタガ型とも呼ばれている。

【0017】

画素電極110の一部には保持容量202が形成されている。具体的には、画素電極110上にバリアメタル127、n型の第1の半導体膜128、第2の半導体膜129、絶縁膜130、容量配線131が積層されている。保持容量202は、画素電極110が一方の電極として、容量配線131が他方の電極として形成されている。

【0018】

図1で示すTFTの構造は、データ線及び画素電極を形成するための第1のフォトリソマスクと、ゲート電極の形成する第2のフォトリソマスクの2枚で作製することができる。第2のフォトリソマスクにより形成されるレジストパターンは、ゲート電極のみならず、n型の第1の半導体膜、チャネルを形成用の半導体膜、バリアメタルのエッチング処理にも適用される。ゲート電極上にはパッシベーション膜を形成しても良い。しかし、その場合には、画素電極や端子部を露出させるためにフォトリソマスクが1枚追加になる。

【0019】

画素電極をアルミニウムを主成分とする導電性材料で形成することにより反射型の液晶表示装置を作製することができる。一方、これを酸化インジウムや酸化スズ、或いは酸化亜鉛などを用いた透明導電膜材料で形成すれば透過型の液晶表示装置を作製することができる。いずれにしても、フォトリソマスクは2枚で済むので工程はかなり削減される。しかし、図1に示す本発明のTFT構造を得るためには、画素電極を形成する材料とその上層に形成する半導体膜や絶縁膜材料との間で選択エッチングができることが前提となる。上記材料による組合せは選択的なエッチング加工が可能であり、エッチング処理の全てをドライエッチングにより行うことができる。

【0020】

【実施例】

[実施例1]

図1で示すTFTを作製するための工程を説明する。図3（A）において、基

板 1 0 1 にはコーニング社の # 7 0 5 9 ガラスや # 1 7 3 7 ガラスなどに代表されるバリウムホウケイ酸ガラスやアルミノホウケイ酸ガラスなどのガラス基板を用いることができる。その他に、表面に酸化シリコン膜や窒化シリコン膜などを形成したステンレス基板やセラミック基板などを使用することもできるし、ポリエーテルサルフォン (P E S)、ポリエチレンテレフタレート (P E T)、ポリエチレンナフタレート (P E N) などの有機樹脂基板を用いることもできる。

【 0 0 2 1 】

基板 1 0 1 上には、T i を 0. 1 ~ 2 重量% 含む A l から成る第 1 の導電膜 1 0 2 を 3 0 0 nm の厚さに、T i を用いて形成する第 2 の導電膜 1 0 3 を 1 0 0 nm の厚さにスパッタ法により形成する。第 2 の導電膜はバリアメタルとして設ける。n 型の第 1 の半導体膜 1 0 4 はスパッタ法やプラズマ C V D 法による非晶質珪素膜を用い 8 0 nm の厚さに形成する。n 型の第 1 の半導体膜は微結晶珪素膜で置き換えることも可能であり、膜中には n 型不純物 (ドナー) としてリンが 0. 5 ~ 1 原子% 含まれ、 $1 \times 10^{-4} \sim 1 \times 10^1 \text{ S/cm}$ の電気伝導度を有している。第 1 の導電膜は、T i の他に S c、S i、C u、N d を含有する A l で形成しても良い。

【 0 0 2 2 】

次に、図 3 (B) で示す第 1 のエッチング処理を行う。これは、第 1 の露光プロセスにより第 1 のフォトマスクを用いて、レジストによるマスク 1 0 5、1 0 6 を形成し、n 型の第 1 の半導体膜、第 2 の導電膜、第 1 の導電膜をエッチングする。

【 0 0 2 3 】

光露光プロセスは、基板上にレジストを塗布してフォトマスクを通して露光した後、レジストを現像液に浸けて現像するプロセスである。レジストは基板に塗布した後 8 0 ~ 1 6 0 °C 程度で複数回のベーキング処理を必要とし、現像も現像液での処理や水洗及び乾燥などの処理が必要とされている。

【 0 0 2 4 】

n 型の第 1 の半導体膜に対しては CF_4 と O_2 の混合ガス、上記第 1 及び第 2 の導電膜に対しては Cl_2 または BCl_3 をエッチングガスとして用い、反応性イオ

ンエッチングにより行う。このとき端部に5～45度の角度でテーパ部が形成されるようにエッチングする。こうして、第1の導電膜107とバリアメタル108とn型の第1の半導体膜109から成るデータ線の原型と、第1の導電膜110とバリアメタル111とn型の第1の半導体膜112から成る画素電極の原型を形成する。その後マスク105、106は除去する。

【0025】

図4（A）はこの状態の上面図を示し、図中に示すA-A'線が図3（B）に示す断面図に対応している。

【0026】

この上に第2の半導体膜113、絶縁膜114、第3の導電膜115を順次形成する。第2の半導体膜113は、プラズマCVD法やスパッタ法などの方法で50～200nm（好ましくは100～150nm）の厚さで非晶質構造を有する半導体膜を形成する。代表的には、プラズマCVD法で SiH_4 より作製される水素化非晶質シリコン（a-Si:H）膜を用い、150nmの厚さに形成する。その他にも微結晶半導体膜、非晶質シリコンゲルマニウム膜などの非晶質構造を有する化合物半導体膜を適用することも可能である。第2の半導体膜は $1 \times 10^{-6} \text{S/cm}$ 以下の電気伝導度を有し、ドナーまたはアクセプタとして知られる不純物を意図的に添加しないで形成する。

【0027】

絶縁膜114は、プラズマCVD法またはスパッタ法を用い、膜厚を100～200nmの厚さに形成する。好適な材料はプラズマCVD法で SiH_4 、 NH_3 、 N_2 から作製される窒化シリコンであり、150nmの厚さに形成する。その他にも、酸化シリコン膜、酸化窒化シリコン膜、酸化タンタル膜などの他の絶縁膜を用いて形成しても良い。例えば、酸化シリコン膜を用いる場合には、プラズマCVD法でによりオルトケイ酸テトラエチル（Tetraethyl Ortho Silicate：TEOS）と O_2 とを用いて作製する。

【0028】

第3の導電膜115はTa、Ti、Wから選ばれた元素、または前記元素を成分とする合金か、前記元素を組み合わせた合金膜で200～400nmの厚さに形

成する。例えば、Wをゲート電極及びゲート線として形成する場合には、Wをターゲットとしたスパッタ法で、Arガスを導入して300nmの厚さに形成する。Wを第3の導電膜として使用するためには低抵抗化を図る必要があり、その抵抗率は $20\mu\Omega\text{cm}$ 以下にすることが望ましい。W膜は結晶粒を大きくすることで低抵抗率化を図ることができるが、W中に酸素などの不純物元素が多い場合には結晶化が阻害され高抵抗化する。このことより、スパッタ法による場合、純度99.9999%のWターゲットを用い、さらに成膜時に気相中からの不純物の混入がないように十分配慮してW膜を形成する。特に酸素濃度に関しては30ppm以下とすると良かった。例えば、Wは酸素濃度を30ppm以下とすることで $20\mu\Omega\text{cm}$ 以下の比抵抗値を実現することができる。

【0029】

次いで、図3(D)に示す第2のエッチング処理を行う。まず、第2の光露光プロセスにより、第2のフォトリソマスクを用い、レジストによるマスク116、117を形成する。そして、端部に15～45度の角度のテーパ部が形成されるように第3の導電膜をエッチングする。第3の導電膜であるWを、 CF_4 と Cl_2 と O_2 の混合ガスを用いた反応性イオンエッチングにより行う。または、Wのような硬い材料を高速でかつ精度良くエッチングし、さらに端部をテーパ形状とするためには、高密度プラズマを用いたドライエッチング法が適している。高密度プラズマを得る手法にはマイクロ波や誘導結合プラズマ(Inductively Coupled Plasma: ICP)を用いたエッチング装置が良い。特に、ICPエッチング装置はプラズマの制御が容易であり、処理基板の大面积化にも対応できる。

【0030】

こうして、図3(D)に示すようにゲート線の原型118と容量線の原型119が形成される。端部をテーパ状に形成するためのエッチングはレジストによるマスクもエッチングして、その端部を後退させながら行う。そのためにこのエッチングの過程では、下層にある絶縁膜120の表面も5～50nm程度エッチングされている。

【0031】

図3(E)に示す第3のエッチング処理は、データ線及び画素電極の表面を露

出させ、TFTに形状を確定するために行う。エッチングは前述の反応性イオンエッチングやICPエッチングなどのドライエッチングにより行う。エッチングガスは最初に CF_4 と Cl_2 を導入して第3の導電膜であるWをエッチングし、その端部を後退させながら絶縁膜120を同時にエッチングする。そして、第2の半導体膜113の表面が露出したらエッチングガスを CF_4 と O_2 の混合ガスに切り替える。こうして第2の半導体膜113及び第1の半導体膜112をエッチングしたら、エッチングガスを CF_4 のみとして、Tiで形成されたブロッキング層111をエッチングする。第1の導電膜110はAlを主成分とする材料で形成されていて、これは CF_4 で殆どエッチングされないので選択加工が容易にできる。

【0032】

こうして、図3(E)に示す形状が形成される。基板101上には、第1の導電膜で形成されるデータ線107と画素電極110、第2の導電膜で形成されるバリアメタル121、n型の第1の半導体膜から形成されるソースまたはドレイン領域122、123、第2の半導体膜から形成されるチャネル形成用半導体膜124、絶縁膜から形成されるゲート絶縁膜125、第3の導電膜から形成されるゲート電極126が形成される。また、画素電極110上には、バリアメタル127、第1の半導体膜128、第2の半導体膜129、絶縁膜130、容量配線131が積層されている領域を有している。

【0033】

図3(D)で示す工程で形成したレジストによるマスクもエッチングされ132、133で示すように縮小する。このレジストを除去すると、図1で説明した画素TFTと201と保持容量202を完成させることができる。図4(B)はこの状態の上面図であり、図中に示すA-A'線が図1に示す断面図に対応している。また、B-B'線に対応する断面図を図2に示し、ゲート線130とデータ線107との交差部には第2の導電膜126、第1の半導体膜127、第2の半導体膜128、絶縁膜129が形成され両者が接触して短絡することを防いでいる。

【0034】

以上のように、2枚のフォトマスクを用い、3回のエッチング処理によりTFTを作製することができ、図1～4で説明したように液晶表示装置の画素TFTと保持容量を形成することができる。本実施例では画素電極がAlであり、よって反射型の液晶表示装置を得ることができる。このように少ない光露光プロセスにより、TFTの作製工程はかなり削減され、簡略化することができる。その結果、異物の付着、汚染などによる工程中の不良の発生確率を低減させることができる。

【0035】

[実施例2]

実施例1において、第1の導電膜を酸化インジウム (In_2O_3) や酸化インジウム酸化スズ合金 ($\text{In}_2\text{O}_3-\text{SnO}_2$ 、ITOと略記する) などの透明導電膜材料を用いれば透過型の液晶表示装置を作製することができる。これは、スパッタ法や真空蒸着法などを用いて形成する。このような材料のエッチング処理はよう化水素 (HI)、臭化水素 (BrH) によりドライエッチングで行う。しかし、特にITOのエッチングは残渣が発生しやすいので、エッチング加工性を改善するために酸化インジウム酸化亜鉛合金 ($\text{In}_2\text{O}_3-\text{ZnO}$) を用いても良い。酸化インジウム酸化亜鉛合金は表面平滑性に優れ、ITOと比較して熱安定性にも優れているので、端子104をAl膜で形成しても腐蝕反応をすることを防止できる。同様に、酸化亜鉛 (ZnO) も適した材料であり、さらに可視光の透過率や導電率を高めるためにガリウム (Ga) を添加した酸化亜鉛 ($\text{ZnO}:\text{Ga}$) などを用いることができる。

【0036】

[実施例3]

本実施例では、実施例1で作製したTFT基板から、アクティブマトリクス型液晶表示装置を作製する工程を説明する。図5に示すように、図1の状態のTFT基板に対し、配向膜206を形成する。通常液晶表示素子の配向膜にはポリイミド樹脂が多く用いられている。また、図5では画素TFT201と保持容量202の上に窒化珪素膜でパッシベーション膜204を形成してある。保護膜204はTFTの信頼性を高める上で重要であるが、必須なものでなく必要に応じて

適宜設ければ良い。

【0037】

対向側の対向基板207には透明導電膜208と配向膜209が形成される。また、図示していないが、遮光膜やカラーフィルターを画素TFTの配置に合わせて形成しておいても良い。配向膜を形成した後、ラビング処理を施して液晶分子がある一定のプレチルト角を持って配向するようにする。

【0038】

そして、TFT基板と対向基板とを、公知のセル組み工程によってスペーサー211を内包するシール剤210により貼り合わせる。この両基板の間にはスペーサー（図示せず）が散布され、一定の間隔を保持するようにしている。この間隙に注入する液晶材料は公知の材料を適用すれば良く、代表的にはTN液晶を用いる。液晶材料を注入した後注入口は樹脂材料で封止する。

【0039】

端子部205は対向基板207の外側に形成される。この部分の詳細は図6に示され、図6（A）は、この状態のゲート線端子605とデータ線端子606の上面図をそれぞれ図示している。これらは、ゲート線604とデータ線602の端部に形成される。

【0040】

図6（B）は図6（A）中のC-C'線に沿った断面図を示している。ゲート線端子605は、第3の導電膜604、絶縁膜603、第2の半導体膜607、第1の半導体膜608、第2の導電膜609、第1の導電膜610が積層されて形成されている。第1の導電膜608は実施例1で説明する第1のフォトリソによりパターン形成され、この端子部の基板との密着性を高めている。また、図6（C）は図6（A）中のD-D'線に沿った断面図を示している。データ線端子606は第1の導電膜から形成されている。

【0041】

図7はこのようなアクティブマトリクス型液晶表示装置の画素部と入力端子部の配置を説明する上面図である。図7（A）において、基板701上の画素部702はゲート線707とソース配線708、及び容量線709が交差して形成さ

れている。これらの配線は画素密度に応じて複数本設けられるものであり、その本数は画素密度がXGAクラスの場合には768本のゲート線と1024本のデータ線が形成される。UXGAクラスでは1200本のゲート線と1600本のデータ線が必要となる。画素部702の外側にはゲート線に信号（走査信号）を入力する入力端子部705、該端子部とゲート線とを接続する接続部706と、データ線に信号（画像信号）を入力する入力端子部703、該入力端子部とデータ線とを接続する接続部704とが形成されている。画像表示を行うための駆動回路はLSIチップで形成され、TAB（tape automated bonding）方式やCOG（chip on glass）方式で実装される。

【0042】

画素711の等価回路は図7（B）に示され、ゲート線712とデータ線713の交差部に画素TF715が形成される。保持容量716は一方が容量配線714と他方が画素TF715と接続している。この画素711の構造は図1の断面図及び図4（B）の上面図に示されている。また、717は画素電極と液晶層と対向電極とから成る液晶素子部を表している。

【0043】

このようなアクティブマトリクス型の液晶表示装置は、実施例1または実施例2により作製される。そして、パーソナルコンピュータや携帯電話をはじめ、30型クラスまでのTVシステムにも利用することができる。

【0044】

[実施例4]

図8は反射型のアクティブマトリクス型液晶表示装置の一例を示し、実施例1のより作製されるTF7基板801には画素部802が形成され、シール材806により対向基板803が接着され、その間に液晶層804が設けられている。

【0045】

図8の構成は、フロントライトを用いた反射型液晶表示装置の例であり、偏光板805上にフロントライト808を設ける。フロントライトはLEDまたは冷陰極管による光源806、導光板807などの部材から構成されている。このような反射型液晶表示装置は、昼間明るい場所では外光を利用して画像の表示を行

うが、夜間など十分な外光を導入できない場合には、フロントライトを用いて表示を行う方式を採用することができる。このような反射型の液晶表示装置は携帯電話やモバイルコンピュータなどの携帯型情報通信機器に好適に利用できる。

【 0 0 4 6 】

[実施例 5]

本実施例では、本発明の表示装置を組み込んだ半導体装置について示す。このような半導体装置には、携帯情報端末（電子手帳、モバイルコンピュータ、携帯電話等）、ビデオカメラ、スチルカメラ、パーソナルコンピュータ、テレビ等が挙げられる。それらの一例を図 9 と図 1 0 に示す。

【 0 0 4 7 】

図 9（A）は携帯電話であり、表示用パネル 2 7 0 1、操作用パネル 2 7 0 2、接続部 2 7 0 3 から成り、表示用パネル 2 7 0 1 には表示装置 2 7 0 4、音声出力部 2 7 0 5、アンテナ 2 7 0 9 などが設けられている。操作パネル 2 7 0 2 には操作キー 2 7 0 6、電源スイッチ 2 7 0 2、音声入力部 2 7 0 5 8 などが設けられている。本発明は表示装置 2 9 0 4 に適用することができ、特に、実施例 4 で示す反射型の液晶表示装置を用い、フロントライトを必要な場合のみ、或いは所定の時間点灯した後自動的に消灯するようにプログラムしておくことにより低消費電力化を実現することができる。

【 0 0 4 8 】

図 9（B）はビデオカメラであり、本体 9 1 0 1、表示装置 9 1 0 2、音声入力部 9 1 0 3、操作スイッチ 9 1 0 4、バッテリー 9 1 0 5、受像部 9 1 0 6 から成っている。本発明は表示装置 9 1 0 2 に適用することができる。特に、実施例 4 で示す反射型の液晶表示装置は低消費電力化の観点から適している。

【 0 0 4 9 】

図 9（C）はモバイルコンピュータ或いは携帯型情報端末であり、本体 9 2 0 1、カメラ部 9 2 0 2、受像部 9 2 0 3、操作スイッチ 9 2 0 4、表示装置 9 2 0 5 で構成されている。本発明は表示装置 9 2 0 5 に適用することができる。特に、実施例 4 で示す反射型の液晶表示装置は低消費電力化の観点から適している。

【 0 0 5 0 】

図 9 (D) はテレビ受像器であり、本体 9 4 0 1、スピーカ 9 4 0 2、表示装置 9 4 0 3、受信装置 9 4 0 4、増幅装置 9 4 0 5 等で構成される。本発明は表示装置 9 4 0 3 に適用することができる。特に、実施例 4 で示す反射型の液晶表示装置は低消費電力化の観点から適している。

【 0 0 5 1 】

図 9 (E) は携帯書籍であり、本体 9 5 0 1、表示装置 9 5 0 2、9 5 0 3、記憶媒体 9 5 0 4、操作スイッチ 9 5 0 5、アンテナ 9 5 0 6 から構成されており、ミニディスク (MD) や DVD に記憶されたデータや、アンテナで受信したデータを表示するものである。直視型の表示装置 9 5 0 2、9 5 0 3 は特に、実施例 4 で示す反射型の液晶表示装置は低消費電力化の観点から適している。

【 0 0 5 2 】

図 1 0 (A) はパーソナルコンピュータであり、本体 9 6 0 1、画像入力部 9 6 0 2、表示装置 9 6 0 3、キーボード 9 6 0 4 で構成される。本発明は表示装置 9 6 0 3 に適用することができる。特に、実施例 4 で示す反射型の液晶表示装置は低消費電力化の観点から適している。

【 0 0 5 3 】

図 1 0 (B) はプログラムを記録した記録媒体 (以下、記録媒体と呼ぶ) を用いるプレーヤーであり、本体 9 7 0 1、表示装置 9 7 0 2、スピーカ部 9 7 0 3、記録媒体 9 7 0 4、操作スイッチ 9 7 0 5 で構成される。なお、この装置は記録媒体として DVD (Digital Versatile Disc)、CD 等を用い、音楽鑑賞や映画鑑賞やゲームやインターネットを行うことができる。本発明は表示装置 9 7 0 2 に適用することができる。特に、実施例 4 で示す反射型の液晶表示装置は低消費電力化の観点から適している。

【 0 0 5 4 】

図 1 0 (C) はデジタルカメラであり、本体 9 8 0 1、表示装置 9 8 0 2、接眼部 9 8 0 3、操作スイッチ 9 8 0 4、受像部 (図示しない) で構成される。本発明は表示装置 9 8 0 2 に適用することができる。特に、実施例 4 で示す反射型の液晶表示装置は低消費電力化の観点から適している。

【 0 0 5 5 】

また、ここでは図示しなかったが、本発明はその他にもナビゲーションシステムをはじめ冷蔵庫、洗濯機、電子レンジ、固定電話機などに組み込む表示装置としても適用することも可能である。このように本発明の適用範囲はきわめて広く、さまざまな製品に適用することができる。

【 0 0 5 6 】

【発明の効果】

本発明を用いることにより、2枚のフォトマスクを用い3回のエッチング処理によりTFTを作製することができる。その結果、TFTの工程数を削減して製造コストの低減および歩留まりの向上を実現することができる。そして、このTFTを用いてアクティブマトリクス型の液晶表示装置を作製することができる。

【図面の簡単な説明】

【図1】 本発明のTFTの断面図。

【図2】 ゲート線とデータ線の交差部の構造を説明する断面図。

【図3】 本発明のTFTの作製工程を説明する断面図。

【図4】 本発明のTFTの作製工程を説明する上面図。

【図5】 液晶表示装置の構造を説明する断面図。

【図6】 入力端子部の上面図及び断面図。

【図7】 液晶表示装置の画素部と入力端子部の配置を説明する上面図。

【図8】 フロントライトを用いた反射型液晶表示装置の構成を説明する図。

【図9】 半導体装置の一例を説明する図。

【図10】 半導体装置の一例を説明する図。

【符号の説明】

1 0 1 基板

1 0 7 第1の導電膜（データ線）

1 1 0 第1の導電膜（画素電極）

1 2 1 バリアメタル

1 2 2、1 2 3 第1の半導体膜（ソースまたはドレイン領域）

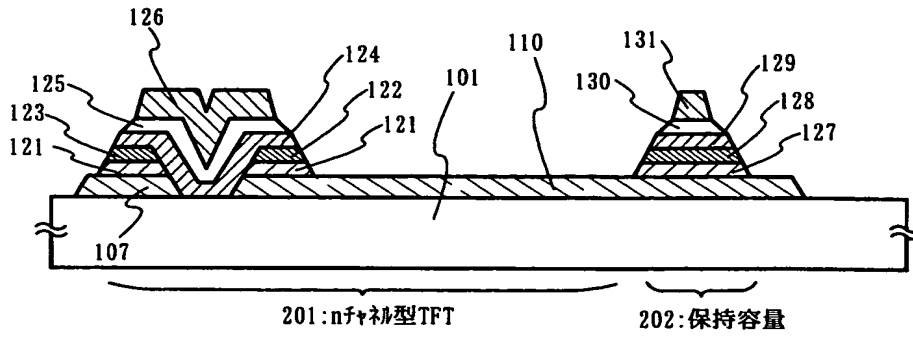
1 2 4 第2の半導体膜（チャネル形成用の半導体膜）

1 2 5 絶縁膜（ゲート絶縁膜）

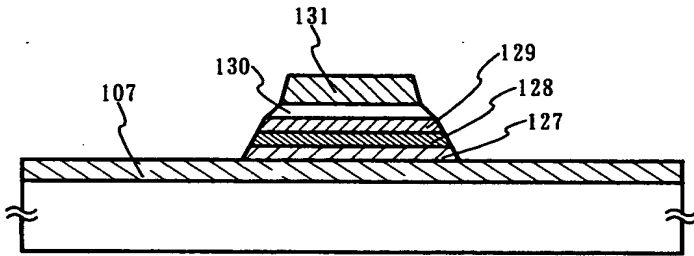
1 2 6 第 3 の導電膜（ゲート電極）

【書類名】 図面

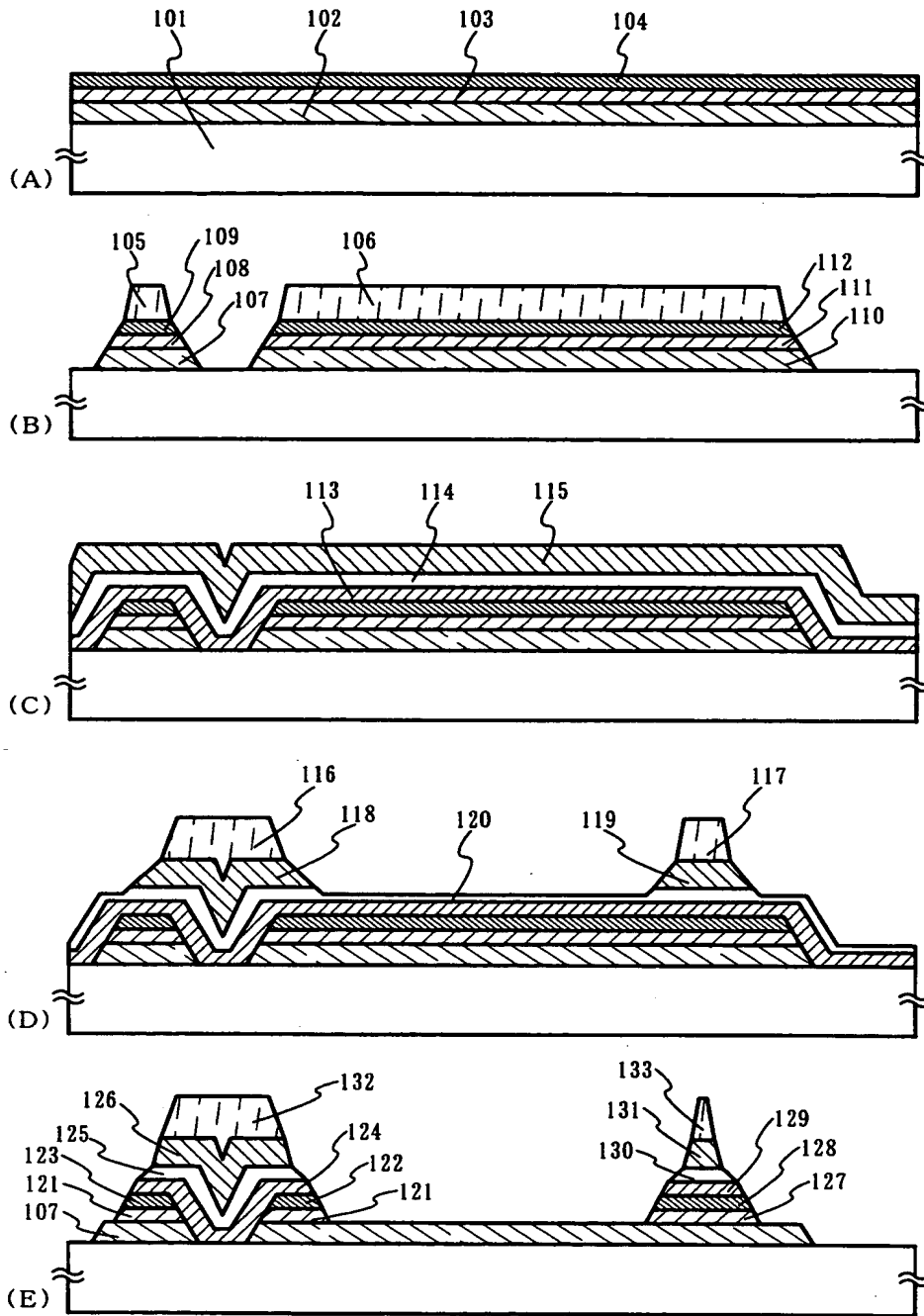
【図 1】



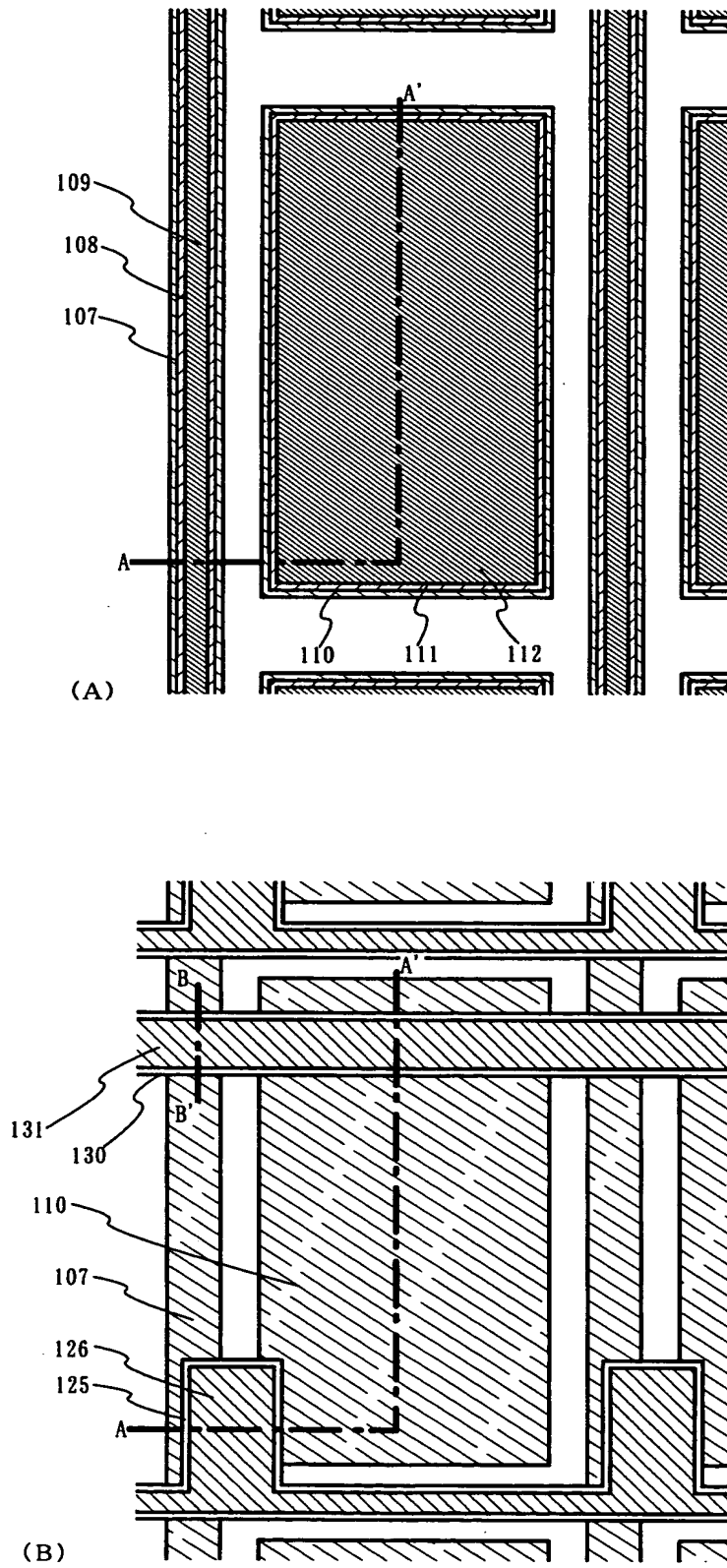
【図 2】



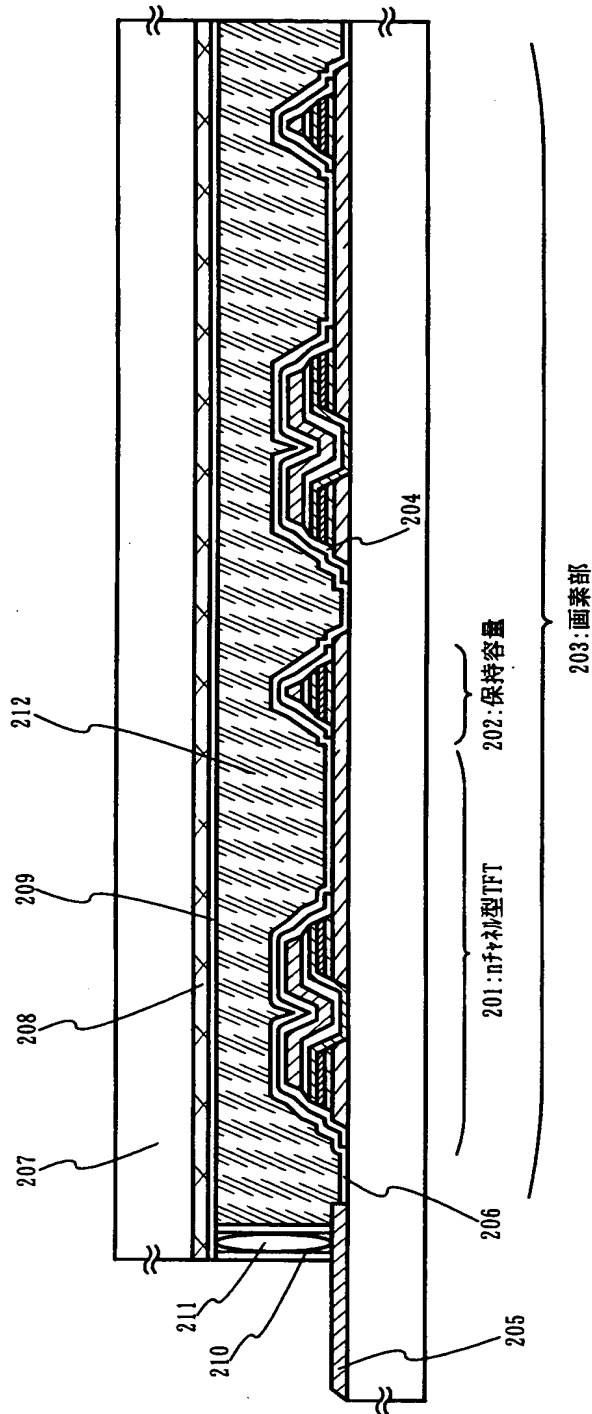
【図 3】



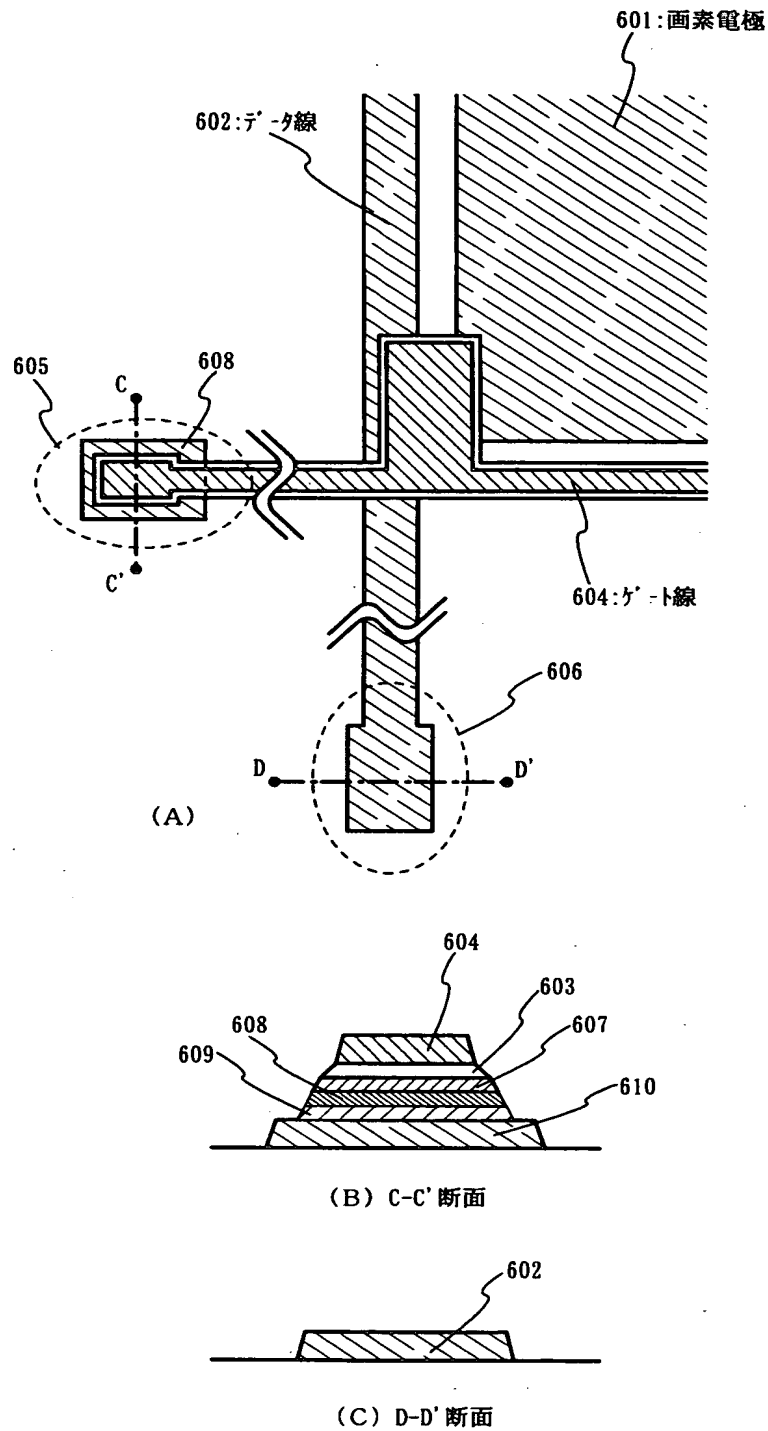
【図 4】



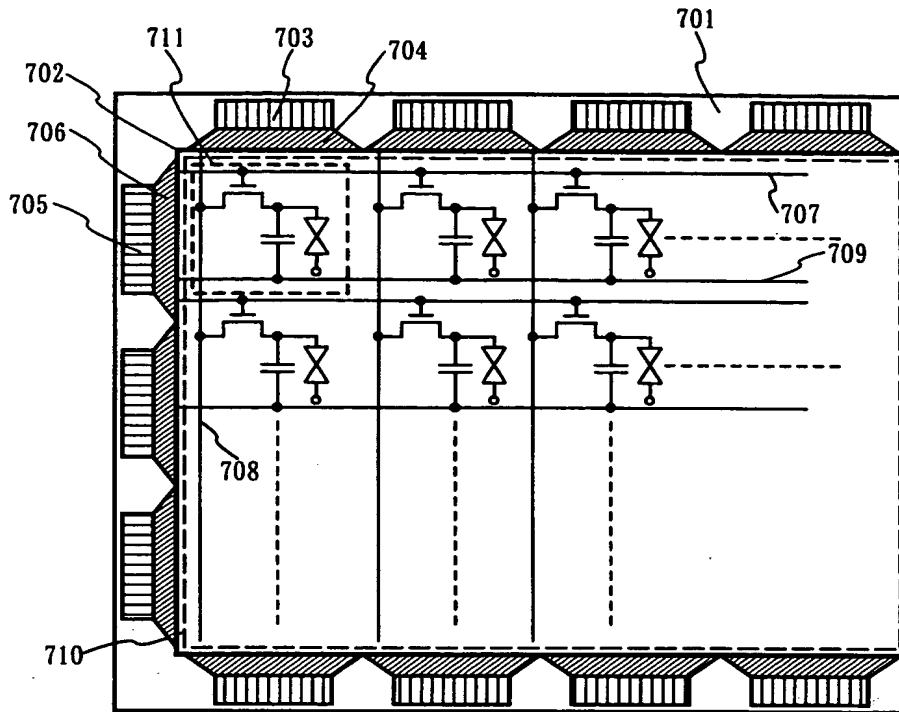
【図5】



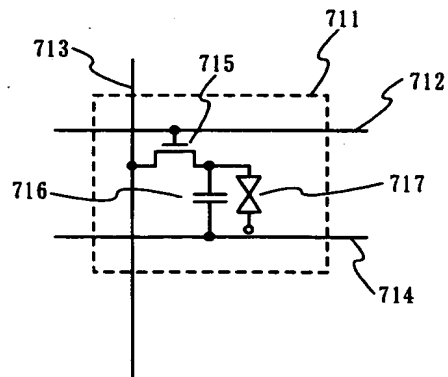
【図 6】



【図 7】

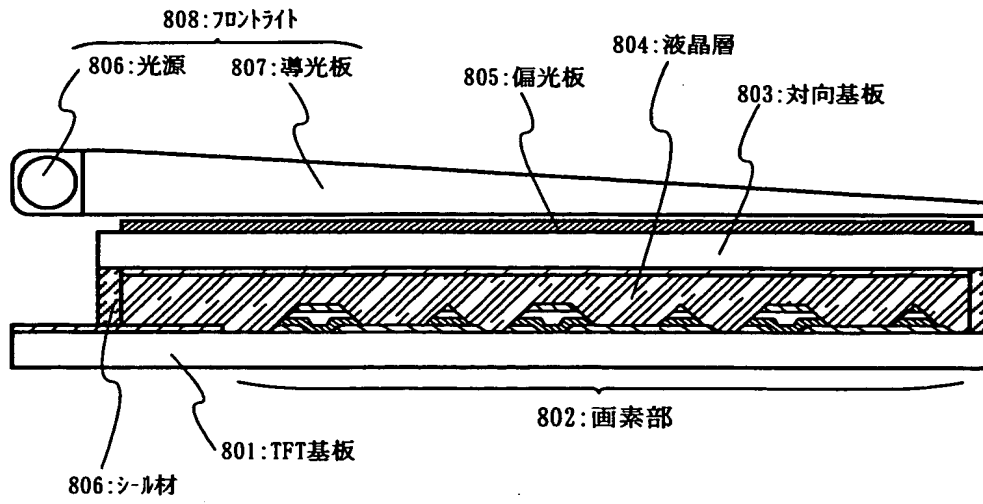


(A)

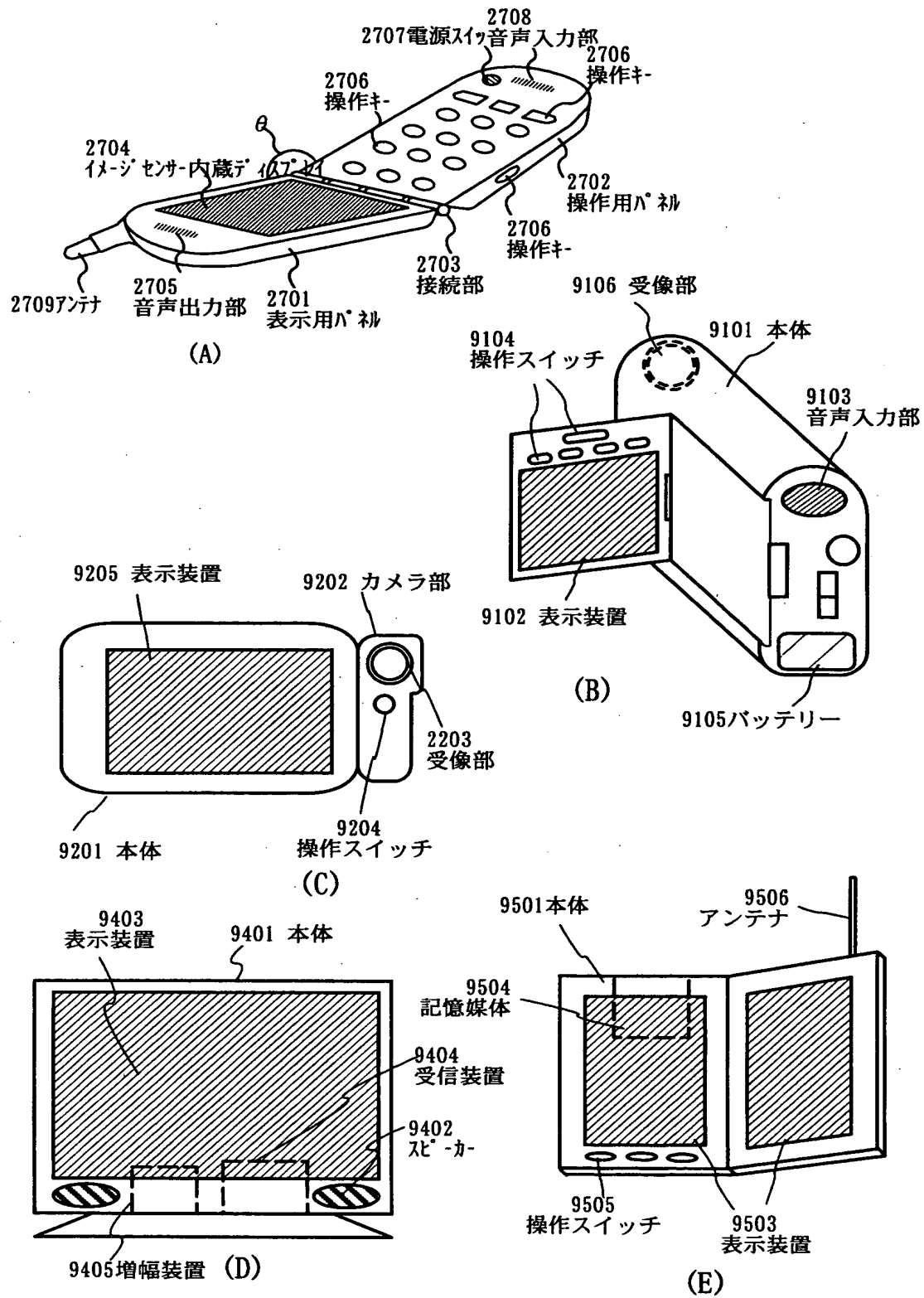


(B)

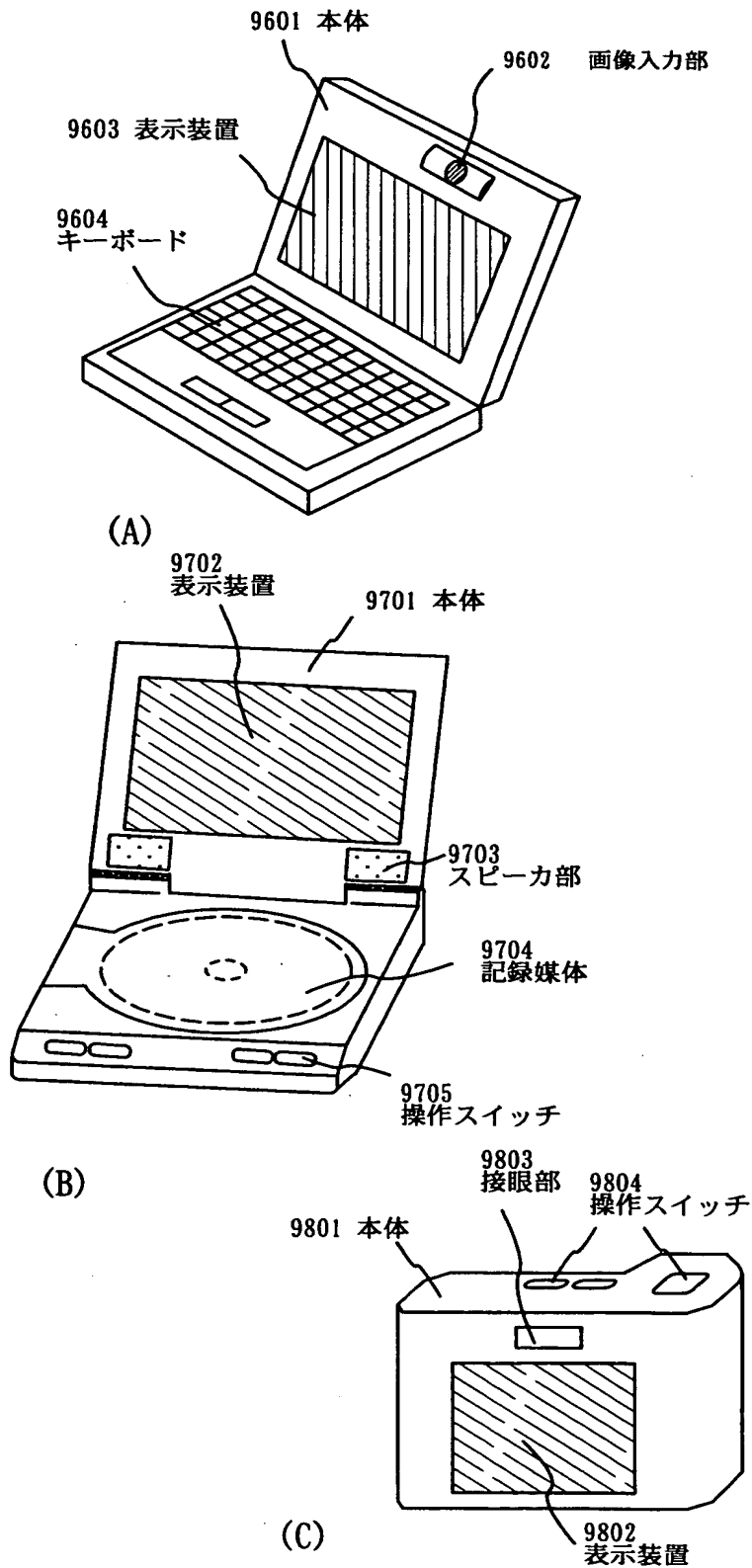
【図 8】



【図9】



【図10】



【書類名】 要約書

【要約】

【課題】 アクティブマトリクス型の液晶表示装置に代表される電気光学装置において、TFTの工程数を削減して製造コストの低減および歩留まりの向上を実現することを目的とする。

【解決手段】 同一の絶縁表面上に第1の導電膜で形成される第1の配線と第2の配線と、前記第1の配線と第2の配線に対応して該配線上に形成された一導電型の第1の半導体膜と、前記一導電型の第1の半導体膜の上層に形成され前記第1の配線と第2の配線とに跨って形成された第2の半導体膜と、前記第2の半導体膜上に形成された絶縁膜と、前記絶縁膜上に形成された第3の導電膜とを有することを特徴としている。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000153878]

1. 変更年月日	1990年 8月17日
[変更理由]	新規登録
住 所	神奈川県厚木市長谷398番地
氏 名	株式会社半導体エネルギー研究所